

【附件三】教育部教學實踐研究計畫成果報告格式(系統端上傳 PDF 檔)

教育部教學實踐研究計畫成果報告(封面)

Project Report for MOE Teaching Practice Research Program (Cover Page)

計畫編號/Project Number：PEE1090640

學門專案分類/Division：工程

執行期間/Funding Period：109 年 8 月 1 日~110 年 7 月 31 日

FPGA 數位電路設計畫

FPGA 應用實務

計畫主持人(Principal Investigator)：林瑞源

共同主持人(Co-Principal Investigator)：

執行機構及系所(Institution/Department/Program)：南臺科技大學電子系

成果報告公開日期：

☐立即公開 ☒延後公開(統一於 2023 年 9 月 30 日公開)

繳交報告日期(Report Submission Date)：110 年 8 月 31 日

(計畫名稱/Title of the Project)

一. 報告內文(Content)(至少 3 頁)

1. 研究動機與目的(Research Motive and Purpose)

FPGA 的應用相當廣泛，凡是和數位設計相關的產品皆可使用 FPGA 來達成，當系統程式無法滿足運算的速度要求時，也可以設計 FPGA 的硬體，用硬體的快速運算來取代系統軟體中無法加速的程式，使系統可以達到快速運算的需求。FPGA 有上述的優點，因而 FPGA 相關和數位電路設計的課程早已列為電資技術領域重要的學習課程。

根據主持人在實作技術和教學的實務經驗，FPGA 的實作技術核心在於數位系統或是數位電路的設計。在主持人的教學經驗中，本系的學生來自不同的高中職和不同的技職科系，這些學生所學到的專業知識存在著相當懸殊差異。同時因為就讀於本系的學生來源，多屬於中間偏後段的學生，對屬於數位電路設計的實作技術，因為所學到基礎學理課的數位邏輯電路和邏輯電路實驗等基礎專業知識有相當大的不同，在學習 FPGA 的成效也產生極大的落差。且這批學生同樣對程式設計課程的學習，因為程度的不同，有些同學對於需要程式設計基礎的硬體描述語言也存有相當的排斥感。

另一方面，主持人觀察到太多的 FPGA 實務課程的教學規劃與教學內容，除了應用 FPGA 發展實驗板輔助教學外，其教學內容多以『單元實驗』為主軸，並著重在這些單元之應用電路的實驗教學，教學方式是讓學生跟著單元學習的實驗進行實驗。為了讓同學了解數位電路設計的原理，老師授課時需講授實驗中的數位電路設計之架構功能和硬體描述語言的程式碼，學生常因基礎學理不足或學習障礙產生挫折感而因此放棄，導致教學成果落差頗大。另一方面，以『單元實驗』為主軸的實驗，多是從簡單的電路和周邊開始介紹後，隨即讓同學依照授課老師的範例進行實驗，雖然這些實驗可以讓同學容易地完成，但是對學生而言，仍然不知道為何要這樣設計或這樣編碼，造成在職場上遇到未知的問題時便無法解決。這是因為學生在學習 FPGA 技術實作時只單純地針對實驗單元的技術內容進行實驗，並未掌握數位電路設計的設計流程核心，當學生面對未知的設計題目和遭遇難題時便無法解決。本計畫因而提出以實作教學的方式讓學生經由實作來學習 FPGA 數位電路設計的流程，藉由完整由無到有的數位電路設計流程學習，讓學生獲得數位電路設計的經驗。

根據主持人的經驗，學生要學好 FPGA 技術實作必須具備下列幾種知識：

A. 數位邏輯電路與設計

數位邏輯電路與設計為數位電路設計的基礎，學生只有真正完全了解數位邏輯電路，才能寫好硬體描述語言的程式碼，也才能設計出功能完整的數位電路。

B. 硬體描述語言

硬體描述語言是 FPGA 電路設計實作最重要的一個知識，根據主持人的經驗，大部分的學生從未接觸過硬體描述語言，他們對於數位電路設計和實作的觀念只停留在傳統的數位邏輯電路。雖然學生在高中職中已了解數位邏輯電路的设计方法，但是傳統的數位邏輯電路設計方法只能對簡單的電路進行設計，如果遇到複

雜或是大量的數位電路，傳統的數位邏輯電路設計方法便無法達到。而硬體描述語言則可以達成複雜數位電路的設計，如果不考慮硬體的成本，使用硬體描述語言就可以完成和軟體程式一模一樣的功能。

C. FPGA 設計流程

FPGA 設計流程是將設計好的數位電路下載至 FPGA 中，在這的部份的流程主要是根據不同 FPGA 廠商所提供的軟體來進行，因此 FPGA 設計流程與所使用的 FPGA 廠商提供的軟體而定。因為軟體程式的進步，FPGA 設計流程只要簡單的依循軟體的步驟即可完成，對學生而言只要操作過幾次便可熟悉使用。

D. 與電子元件或感測元件的連接介面

FPGA 的電路設計中除了數位電路的設計外，還包含和許多的電子元件或感測元件的連接，大多的 FPGA 開發實驗板的實習設計多是連接常見的電子元件(例如開關、LED、七段顯示器、或是感測元件等一些簡單的輸出入)進行簡單的 FPGA 電路實驗，雖然 FPGA 連接這些常見的電子的數位電路相對地也簡單，但是我們認為對於程度較好的學生，這也是一種學習 FPGA 數位設計的方法。

E. 標準匯流排介面

FPGA 要與 CPU 或是一些特殊的電子元件連接，通常要透過標準的匯流排(例如 USB、I2C 等標準匯流排介面)方可達成。要完成這些介面的電路設計，對技職院校的學生的困難度頗高，因為學生不僅要了解所要的介面的標準，同時也要能夠設計這些介面的數位電路，對程度較差的技職學生，要了解介面標準是一種挑戰，更遑論這些標準介面的文件多是英文文件，因此初學 FPGA 電路設計的同學多不會接觸到太多的標準介面設計。

在上述的幾種要求下，主持人認為要讓學生學習到實作技能，必須讓學生在數位邏輯設計的基礎下，學習到上述 A~D 的技術，而 E 的技術牽涉到介面標準，只能等到學生在數位電路設計上有相當的經驗後，再透過其他的課程中讓學生學習到這些知識。主持人也根據上述學生所要學習的知識進行教學改善，如圖 1 所示，讓學生在主持人引導的教學中學習到這些基本技術，並且在學習中增進電路設計之實作能力。

2. 文獻探討(Literature Review)

促進學生學習是各國教育改革關注的焦點，也是現階段我國高等教育所關注的議題。教學創新並不是一項新的理念或行動，一直默默存在於各個階層的教育工作者中，然而驅動著我們再次關注的是，要如何在真實的教學現場中，藉由教學實踐的方法，確保每一位學生的學習權益，同時培養大專院校學生進入職場前具備新世紀社會所需要的關鍵能力 [1]。基於這種精神，已有許多的教學工作者投入這項教學改革中。

在大專院校相關於教學實踐研究的教學行動研究，已廣泛的應用於教學上，在理工領域的相關教學研究較為成功的有，陳東賢，”微積分教學實踐” [2]、鄒忠毅，”「物理學與創意思考」” [3]、以及王明堂，”運用演進概念的主題式教學研究—以小型吸塵器的設計為例” [4]..等等皆是教學實驗成功的典範。

在許多的教學實踐方法中，專題導向學習（Project-Based Learning, PBL）是基於建構主義理念的一種學習方式，教學方法是讓學生透過執行實際的計畫來增進學生學習的動力，其目的在消除在學習後知識僵化的現象，藉由專題安排複雜且真實的任務，統整不同學科領域知識的學習，學習者經由一連串的探索行動，以及合作學習的情境，學習問題解決的知能以及知識活用的技能。

專題導向學習[5-8]利用高真實性的內容、真實性評量、學習者導向的學習活動，提供學習者擬真而複雜的專題計畫與引導問題。學習者不僅合作進行探究與問題解決，並以具體的作品呈現其學習結果，培養專題管理、研究、資訊組織、呈現與傳達、自我反思、團體合作與資源工具應用等多項能力，以及主動參與的學習精神。在專題式學習的過程中，教學者的角色轉變為引導者或提供建議的輔助者，因此學習者知識的學習及能力的培養並非直接來自於教學者，而是發生在投入專題任務的過程中，以及在學習者參與一連串真實問題中學習得到的經驗。

因此主持人認為專題導向學習的教學方法較為合適理工學生。這是因為理工學生常需要應用其專業知識，解決職場上遇到的各種難題，這些難題是理工學生必須針對問題的核心思考方能得到解決的方法，而專題導向學習可以訓練學生使用思考能力來解決問題。實際應用 PBL 於 FPGA 上的教學成功的案例有 [9-14]，我們可以藉由他們的經驗來達到本計畫的目標。

3. 研究問題(Research Question)

FPGA 是主持人熟悉的專業知識和技術，且主持人在 FPGA 相關課程已累積多年的教學經驗，因此本計畫選定「FPGA 應用實務」此一科目作為技術實作教學實踐研究計畫之目標科目，有關的課程研究規畫如下：

- 以技術實作教學為主，輔以硬體描述語言相關教學，讓學生熟悉硬體描述語言之電路設計模式
- 不僅課堂上使用 FPGA 開發板進行實作實驗，也讓學生將 FPGA 開發板帶回家練習與實作
- 以專題製作方式培養學生的實作技術
- 以專題製作之作中學的方式培養學生設計電路的經驗
- 以計畫導向學習法(PBL)帶領學生完成專題製作

本計畫的研究目的大致可以整理成下列幾項：

- 提升專業課程的授課方法
- 吸引學生學習的興趣
- 引導學生問題思考和解決問題的能力
- 增加學生既有知識背景與培養學生未來職場就業所需
- 此科目具有技術實作之指標，可供學生藉由計畫導向學習(PBL)方式，培養學生思考解決方案，並應用課堂所學知識解決實務問題，達成技術實作學習之目的
- 此科目適合以多元評量方式進行，可滿足成果導向教育(OBE)方式之施行

本課程研究目標大致可以整理成下列幾項：

- 培養學生技術實作中解決問題之能力
- 協助學生建構課堂知識與技術實作之連結
- 培養學生轉化課堂知識為專業能力之經驗
- 協助教師進行教學品質持續改善
- 建立課程評鑑與回饋機制，以利推廣至其他科目上應用

4. 研究設計與方法(Research Methodology)

本課程以 FPGA 開發板為教學教具，應用實作專題製作方式來達到技術實作學習的目的，依據 FPGA 電路技術實作的課程可分為 5 個階段，分別如下：

(i) 課程作業培養學生尋找如何解決問題的能力：

設計的符合教學課程的作業，在每個階段的教學講解後，使用和當次教學有關的作業，讓學生在當次教學的講義中尋找出與作業相關的解決方法來得到正確的結果。

(ii) 發布實作專題題目與專題之電路功能要求：

實作專題製作採用的方式和傳統單元實習不同處在於實作專題是由無到有的電路設計，學生僅能應用他們以前學到的知識來設計數位電路，每組學生設計出來的數位電路大多不同，較容易發現學生間作業的抄襲；而傳統單元實習是依照設計完成的實驗過程，讓學生學習到課程要求的知識或技能，為了避免學生學習的挫折，單元實驗課程多讓學生依照給予的範例或流程來完成實驗內容，因此所有學生的實驗內容幾乎相同，老師要花費許多的時間來判定學生是否有抄襲。

(iii) 實作專題的問題發現與討論：

實作專題發布後，學生需對專題要求的功能進行規畫和設計，在學生根據他們以前學過的知識來規劃和設計硬體電路的過程中，會有相當多的問題出現，學生此時就要透過同學間的討論來找尋答案，而透過找尋答案解決問題的過程中，學生可以獲得實作技術相關的知識和技能。

(iv) 技術報告和簡報製作：

主持人在教學的經驗中，技職學校的學生對於如何撰寫報告完全沒有概念，在面臨老師要求期末報告時，學生經常表示不知如何開始寫報告，也不知報告內容需要些甚麼，最後學生交上來的報告多是短短的兩三頁，報告內容也經常是乏善可陳，。因此在本研究中，我們也訓練學生如何撰寫技術報告。在專題製作的過程中，我們會要求學生在功能進行規畫和設計，尋找答案解決問題，以及電路測試的所有過程中，學生必須根據老師提供的技術報告格式範本，不管學生的設計想法和結果是否正確，都必須將前述的所有電路設計過程和測試記錄輸入到技術報告範本上。等到最後專題時作完成後，再將所有紀錄在技術報告範本的資料進行整理編排，如此就可以得到一份內容充分且完整的技術報告。

(v) 學習評量：

本計畫的學習成果的評量不以是否完成專題製作為主要的評量標準，反而是以學生學

習過程的努力程度為主要評量標準。因此我們設計的評量方式，可分為 3 個部份

- 學生是否真正的思考

此部分的評量分別為實作專題過程中，學生對於數位電路的設計構想的與電路的構圖、電路的設計和測試。評量分數的高的不是以設計的正确與否來區分，我們是以學生的思考程度、尋求答案的積極度、當遇到錯誤時如何修正等讓學生學習如何解決問題的能力為此部分評量的標準。

- 學生是否確實的記錄所有過程與結果

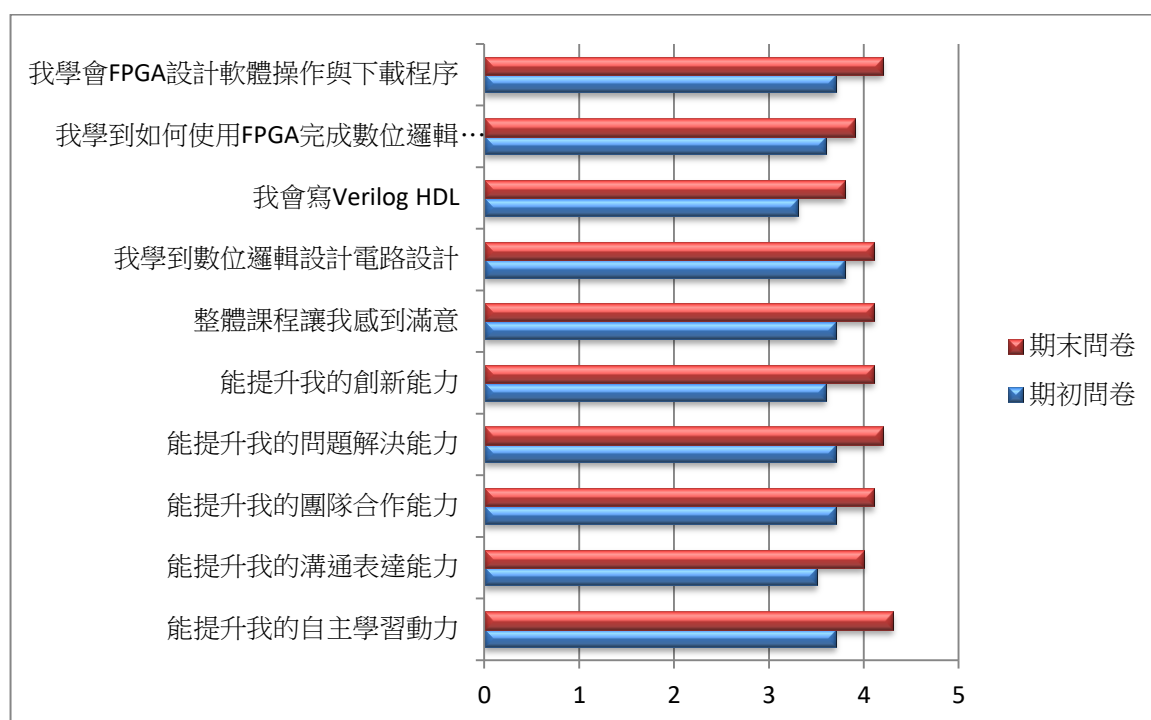
此部分的評量可以由最後專題的技術報告上得到。

- 專題的完成度：此部分的評量可以由最後一周的專題簡報上和技術報告上得到。

5. 教學暨研究成果(Teaching and Research Outcomes)

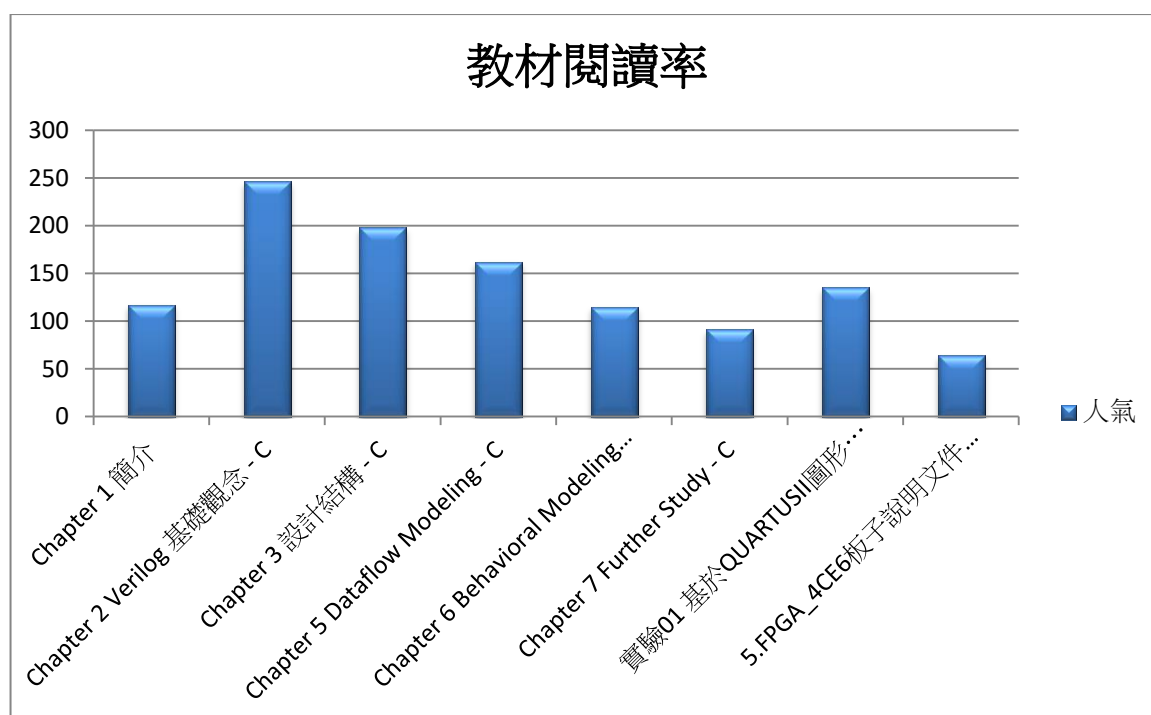
(1) 教學過程與成果

首先和我們研究的成果有直接的關係是對學生進行問卷調查，問卷調查的內容除了制式的問卷問題外，我們還加上的本研究計畫所需的幾個相關問題，藉由學生回答這些問題來得到本研究是否達成我們所要的成果，如圖一所示。問卷中，學生從期初一開始的低分數，到期末的問卷分數都有成長，但因為科大的學生程式和電路設計的邏輯能力較不足，所以期末問卷相關的分數較低。



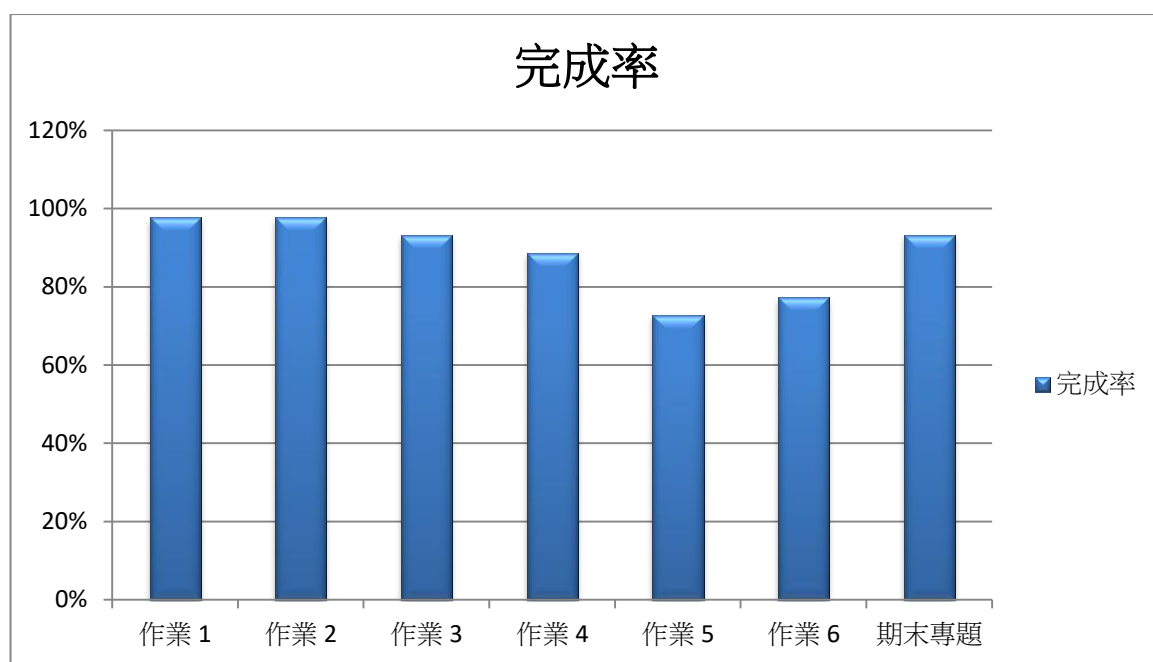
圖一：學習成果問卷調查

其次，在教學的過程中，我們會針對主題設計相關的作業，讓學生在講解完後依照他們的理解進行編碼和驗證。因為科大的學生邏輯能力較差，無法從無到有完成一個使用 Verilog 硬體描述語言來進行電路設計，所以我們課程開始時就給學生一份完整可執行的 Verilog 程式，同時讓學生將這份程式執行一次用以熟悉程式執行的結果，然後每次的作業都是從這份原始的程式進行部分的修改或添加新的硬體電路。如此，因為學生只要專注在他撰寫及修改的 Verilog 電路程式部分進行編譯、數位邏輯驗證和除錯，減少除錯和修正的工作量，大幅度降低學生因為不熟悉新的 Verilog 電路程式而不知如何除錯和訂正的焦慮，也讓學生能夠將他所寫的 Verilog 程式和課堂上所學到的相互印證。因此，每次在進行作業練習，學生遇到疑問或是錯誤時，就會回到教材區閱讀我們在網站上放置的相關教材，所以教材閱讀率可以作為學生學習興趣的表現成果，如圖二所示。在圖二中，因為隨著課程的難度、學生學習的疲乏、學生對程式的熟練程度增加而閱讀率隨之下降，然後在 Verilog 程式講解完後的直接 FPGA 實作的課程上(實驗 01 的部分)，因為學生對可以直接看到 FPGA 硬體電路比較感興趣，所以這個部分的閱讀率又提升了許多。



圖二：教材閱讀統計

除了從閱讀率來觀察學生的學習成果外，我們也可以從學生對作業的完成率來得到學生的學習成果，如圖三所示。雖然我們的作業是經過設計的，但是我們並不是直接將答案給學生，學生只能從我們給的課程講義中找出答案，因此會有些同學無法完成作業。作業完成率也是因為課程的難度增加而降低，但整體而言除了作業 5 和作業 6 外，完成率皆位於 80% 以上，表示大部分的學生都可以努力地完成課堂所賦予的任務。



圖三：作業完成率統計

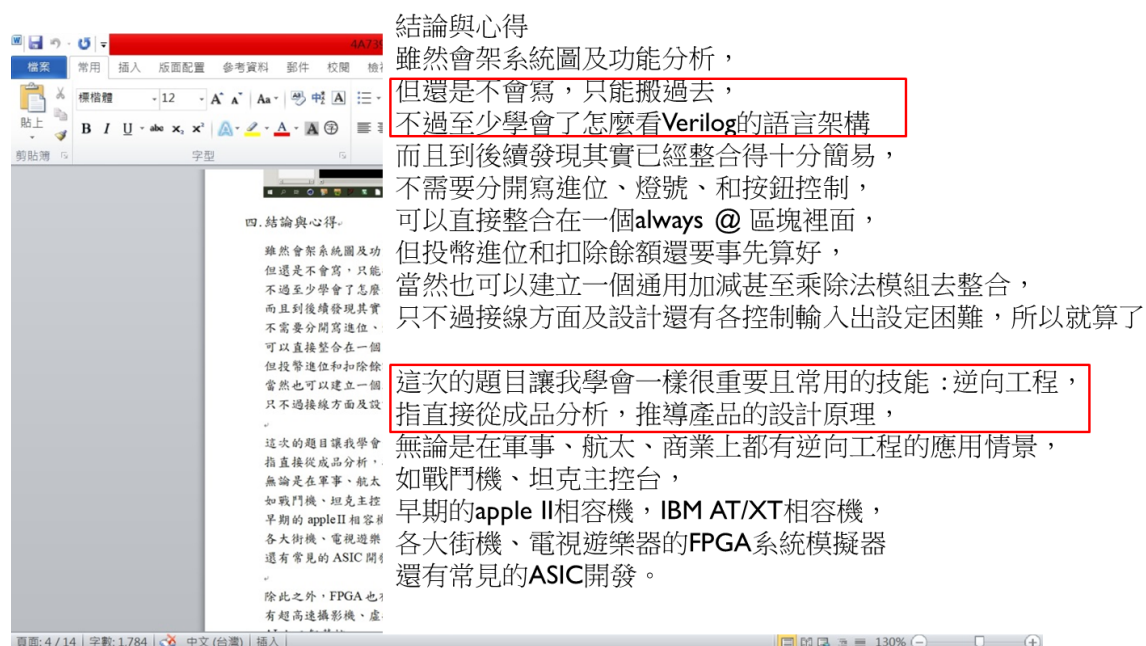
(2) 教師教學反思

在課程教學與作業中，因為科技大學的學生程度參差不齊，對於數位電路設計理解程度也不同，因此對於理解力較差的同學，尤其在作業的解答練習上，遇到錯誤或問題時，常須要花費很多時間針對個別的講解與溝通，方能讓他們可以繼續學習下去。

(3) 學生學習回饋

學生學習的回饋除了填寫問卷外，我們還在學生的期末報告中要求每位學生填寫期末報告的結論與心得，如圖四和圖五所示。因為問卷調查只是用量化的方式得到學生學習的成果，而每位學生的學習狀況和結果都不相同，無法在問卷

中顯示出每位學生的不同處，因此藉由每位學生在期末報告中的心得，我們可以得到每位學生在課程結束後的學習成果在哪裡



圖四：學生期末心得(一)



圖五：學生期末心得(二)

6. 建議與省思(Recommendations and Reflections)

今年因為疫情爆發的關係，本課程在期末的後面一個多月改為遠端線上教學，原本預定的期末專題配合 FPGA 的硬體實作，因為來不及將真正的 FPGA 硬體

發給學生，而無法讓學生進行實際的硬體實驗與驗證。無奈之下，只能將硬體實驗更改為只要進行硬體電路模擬與軟體測試電路即可。因為沒有直接操作硬體實驗，多數學生在期末報告中也反映覺得很可惜無法實際操作 FPGA 硬體。在數位電路實驗或是硬體描述程式語言課程中，課程實習通常是一個實驗給學生練習，學生只要依照實習的步驟就可完成實驗，這種實驗的方式雖然簡單且學生容易完成，但是在練習的過程中遭遇問題，如果學生的基本知識不足，大多無法自行解決，容易造成學生學習上的挫折。如果學生幸運地沒有出錯，得到正確的實驗結果，學生常會忽略實驗本身的目的是讓學生對應課堂所學的知識，常常不了解兩者間的關係而導致在職場上沒有能力解決問題。我們認為實驗課程的目的是讓學生試著去解決問題，而不只是依照老師的步驟進行實驗。

二. 參考文獻(References)

- [1] 鄭淑惠，” 實踐學習共同體的關鍵：教師領導之論析”，臺灣教育評論月刊，2013，2（6），150-152 頁。
- [2] 陳東賢，” 微積分教學實踐”，
[https://tpr.moe.edu.tw/uploadImages/files/1018/03-1018-數理-\(R101\)-陳東賢主任.pdf](https://tpr.moe.edu.tw/uploadImages/files/1018/03-1018-數理-(R101)-陳東賢主任.pdf)。
- [3] 鄒忠毅， “「物理學與創意思考」課程”，
[https://tpr.moe.edu.tw/uploadImages/files/1020/04-1020-數理-\(6F圖\)-鄒忠毅教授.pdf](https://tpr.moe.edu.tw/uploadImages/files/1020/04-1020-數理-(6F圖)-鄒忠毅教授.pdf)。
- [4] 王明堂，” 運用演進概念的主題式教學研究—以小型吸塵器的設計為例”，高雄師大學報，31，pp33-55，2011。
- [5] Hacking Project Based Learning: 10 Easy Step to PBL and Inquiry in the Classroom, by Ross Cooper and Murphy, Times 10 Publications, 2016.
- [6] Thinking Trough Project-Based Learning: Guiding Deeper Inquiry, by Jane Krauss and Suzie Boss, Corwin Publications, 2013.
- [7] A Companion to Interdisciplinary Stem Project-Based Learning, Second Edition, by Mary Margaret Capraro, Jennifer G Whitfield, and Matthew J Etchells, Sense Publishers, 2016.
- [8] Your PBL Journey: A Guide for Teachers, by PBLWorks.

- [9] A. J. Araujo and J. C. Alves “A project driven digital design course using FPGAs,” in Proc. 19th EAEEIE Annual Conference, 29 June-2 July 2008.
- [10] Fajar Suryawan, “A project-based approach to FPGA-aided teaching of digital systems,” in Proc. 4th International Conference on Electrical Engineering, Computer Science and Informatics (EECSI), 19-21 Sept. 2017.
- [11] A. Jaafar, N. Soin, and S. W. M. Hatta, “An educational FPGA design process flow using Xilinx ISE 13.3 project navigator for students,” in IEEE 13th International Colloquium on Signal Processing & its Applications (CSPA), 10-12 March 2017.
- [12] V. Kiray, S. Demir, and M. Zhaparov, “Improving Digital Electronics Education with FPGA technology, PBL and Micro Learning methods,” in Proceedings of 2013 IEEE International Conference on Teaching, Assessment and Learning for Engineering (TALE), 26-29 Aug. 2013.
- [13] R. Rodriguez-Ponce and J. Rodriguez-Resendiz, “Integrating VHDL into an undergraduate digital design course,” in Proceedings of 2013 IEEE International Conference on Teaching, Assessment and Learning for Engineering (TALE), 26-29 Aug. 2013.
- [14] D. Chua, J. Gao, M. Alioto, Y.-P. Xu, and S. Sasidhar, “Project-Based Learning in Digital Fundamentals Course Using FPGAs,” in IEEE Frontiers in Education Conference (FIE), 3-6 Oct. 2018.

三. 附件(Appendix) (請勿超過 10 頁)

與本研究計畫相關之研究成果資料，可補充於附件，如學生評量工具、訪談問題等等。